

MANUFACTURE OF HYDROGEN-DOPED AMORPHOUS SEMICONDUCTOR FILM

Patent Number: JP6120152
Publication date: 1994-04-28
Inventor(s): YOSHIDA ICHIRO; others: 01
Applicant(s): NIPPONDENSO CO LTD
Requested Patent: JP6120152
Application Number: JP19920267331 19921006
Priority Number(s):
IPC Classification: H01L21/205; H01L21/324;
H01L31/04
EC Classification:
Equivalents:

Abstract

PURPOSE: To reduce the optical deterioration of an amorphous semiconductor film by causing at least one of inactive atom having a predetermined kinetic energy, hydrogen atom and the constituent atom of the amorphous semiconductor film to collide with the surface of the amorphous semiconductor film simultaneously with or before hydrogen annealing.

CONSTITUTION: A p-layer of a-SiC:H is formed; thereafter, Ar plasma treatment is performed as sputtering process; and hydrogen annealing by hydrogen plasma treatment is performed. Subsequently, an i-layer of a-Si:H is formed; thereafter, the Ar plasma treatment is performed as sputtering process; hydrogen annealing by the hydrogen plasma treatment is performed; and then an n-layer of μ c-Si:H is formed. Further, Ar of RF power 20-700W and H₂ of RF power 20-800W are preferred. Thus, the Ar plasma treatment and H₂ plasma treatment of a film surface are successively performed after film formation so that unstable hydrogen in the film is reduced.

Data supplied from the **esp@cenet** database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-120152

(43) 公開日 平成6年(1994)4月28日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/205				
21/324	P	8617-4M		
31/04		7376-4M	H 0 1 L 31/04	V

審査請求 未請求 請求項の数1(全6頁)

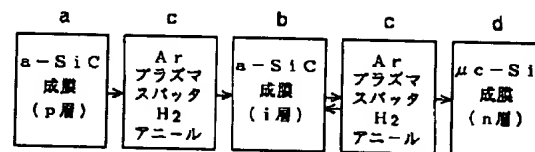
(21) 出願番号	特願平4-267331	(71) 出願人	000004260 日本電装株式会社 愛知県刈谷市昭和町1丁目1番地
(22) 出願日	平成4年(1992)10月6日	(72) 発明者	吉田 一郎 愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内
		(72) 発明者	吉田 一彦 愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内
		(74) 代理人	弁理士 大川 宏

(54) 【発明の名称】 水素ドーブ非晶質半導体膜の製造方法

(57) 【要約】

【目的】 アモルファス半導体膜内の不安定な位置に存在する水素量を低減してその光劣化を低減し、導電率を向上する。

【作用】 成膜された水素ドーブ非晶質半導体膜を水素プラズマによりアニールすると同時又はその前に、所定の運動エネルギーを有する不活性原子、水素原子、前記アモルファス半導体膜の構成原子の少なくとも一つを前記アモルファス半導体膜の表面に衝突させて前記アモルファス半導体膜中の不安定水素濃度を低減する。すなわち、アモルファス半導体膜をスパッタすることにより、不安定位置にある水素は膜外へ容易に叩き出されたり又は水素と結合していない未結合手の位置に移動して未結合手を低減させる。また、上記スパッタにより新たに生じた未結合手はその後の又は同時の水素プラズマ処理により低減される。



【特許請求の範囲】

【請求項1】 原料ガスを分解して基板上に水素原子がドーブされたアモルファス半導体膜を堆積する堆積工程と、堆積された前記アモルファス半導体膜を水素プラズマ雰囲気中に曝して前記アモルファス半導体膜の表面部の未結合手を低減する水素アニール工程とを有する水素ドーブ非晶質半導体膜の製造方法において、前記水素アニール工程と同時に又はその前に、所定の運動エネルギーを有する不活性原子、水素原子、前記アモルファス半導体膜の構成原子の少なくとも一つを前記アモルファス半導体膜の表面に衝突させて前記アモルファス半導体膜中の不安定水素濃度を低減するスパッタリング工程を備えることを特徴とする水素ドーブ非晶質半導体膜の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明のは水素ドーブ非晶質半導体膜の製造方法に関する。本発明の水素ドーブ非晶質半導体膜は、アモルファス太陽電池などに採用される。

【0002】

【従来の技術】 非晶質Si太陽電池は、薄膜で大面積太陽電池を形成できるという利点を持つが、一方、屋外太陽光下の使用において非晶質Si膜内のダングリングボンドなどの欠陥が増加し、経時的に出力が低下する（光劣化）。これは、非晶質Si膜、特にその1層におけるSi-H₂結合量の増大などが原因であると考えられている。

【0003】 このため、特開平2-260662号公報は、真性（1）層の基板側に隣接する基層の水素濃度を10%以下に抑制することにより、基層から光電変換に有効な1層への水素のオートドーブを抑制して1層内のSi-H₂結合量の増大を抑止している。

【0004】

【発明が解決しようとする課題】 しかしながら上記した公報は、基層から1層への水素オートドーブを抑止するものの、1層自体で形成される過剰水素の低減という基本課題に対して解決案とはならない。本発明は上記問題点に鑑みなされたものであり、アモルファス半導体膜内の不安定な位置に存在する水素量を低減してその光劣化を低減することを、その目的としている。

【0005】

【課題を解決するための手段】 本発明の水素ドーブ非晶質半導体膜の製造方法は、原料ガスを分解して基板上に水素原子がドーブされたアモルファス半導体膜を堆積する堆積工程と、堆積された前記アモルファス半導体膜を水素プラズマ雰囲気中に曝して前記アモルファス半導体膜の表面部の未結合手を低減する水素アニール工程とを有する水素ドーブ非晶質半導体膜の製造方法において、前記水素アニール工程と同時に又はその前に、所定の運動エネルギーを有する不活性原子、水素原子、前記アモルファス

ス半導体膜の構成原子の少なくとも一つを前記アモルファス半導体膜の表面に衝突させて前記アモルファス半導体膜中の不安定水素濃度を低減するスパッタリング工程を備えることを特徴としている。

【0006】 膜を叩く原子の運動エネルギーが小さいと、膜中の不安定水素を必要距離移動させることができないので、必要な最低エネルギーレベルは当然存在するが、膜を叩く原子にはプラズマ化又は電界加速などの手段によりこの必要エネルギーを付与することができる。

【0007】

【作用】 堆積工程で堆積されたアモルファス半導体膜にはアモルファス半導体原子の未結合手を低減するのに有効な水素結合だけでなく、膜中の比較的安定な位置に例えばSi-H₂結合のような状態で過剰水素が取り込まれており、この過剰水素が光照射によりダングリングボンドなどを増加させて、光電変換効率を低下させ、導電率を低下させる。

【0008】 本発明では、アモルファス半導体膜の表面を所定の運動エネルギーをもつ不活性原子、水素原子、前記アモルファス半導体膜の構成原子の少なくとも一つで叩くことにより、上記有効な水素結合よりも小さい結合エネルギーで膜中の隣接原子と結合する（すなわち膜中の比較的安定な位置に存在する）水素を、膜外へ叩き出したり、未結合手の位置に再移動させる。

【0009】

【発明の効果】 以上説明したように本発明の水素ドーブ非晶質半導体膜の製造方法では、水素アニール工程と同時に又はその前に、所定の運動エネルギーを有する不活性原子、水素原子、アモルファス半導体膜の構成原子の少なくとも一つをアモルファス半導体膜の表面に衝突させるスパッタリング工程を備えているので、アモルファス半導体膜中の不安定位置にある水素を膜外へ叩き出したり、又は水素と結合していない未結合手の位置に移動させ、それにより光劣化を低減する。

【0010】 なお上記スパッタリング工程において、アモルファス半導体膜表面にてアモルファス半導体膜の構成原子の未結合手との結合位置にある有効な水素原子も弾かれて未結合手も増加するが、この未結合手はスパッタリング工程と同時にまたはその後実施される水素アニール工程により水素原子により再結合される。

【0011】

【実施例】（実施例1） 本発明の一実施例を非晶質Si太陽電池に応用した製造工程を図1に示し、作製した非晶質Si太陽電池を図2に断面図示する。

基本工程

まず、SnO₂ からなる透明導電膜102がパターニングされて形成されたガラス基板101を真空容器内に配置し、ここにシラン（SiH₄）、ホスフィン（PH₃）、ジボラン（B₂H₆）、メタン（CH₄）、水素（H₂）等のガスを低圧で流し、各流量を調節しつつ高

3

4

周波を印加して前記ガスをグロー放電により分解し、ガラス基板101上にp, i, n三層構造の水素ドーパ非晶質Si (a-Si:H) 膜103を堆積させる。その後、例えばアルミニウムからなる電極104を非晶質Si膜103上にマスク蒸着法又はホトリソ法によりパターニングして形成する。次に、電極104をマスクとし、CF₄を用いてドライエッチを行い、非晶質Si膜103を所定個数の島状領域に分割する。次に、マスク蒸着法により直列接続電極105を形成し、各島状領域を直列接続し、次に、エポキシ樹脂からなる保護層10*10

*7をコーティングした後、リード線106を付けて太陽電池を完成する。

【0012】本実施例の特徴は非晶質Si膜103の成膜工程にあるので、以下、この成膜工程を説明する。図1に工程フローを示し、第1表に各工程のプロセスパラメータを示す。なお、容器内部の真空度は0.2~2.0 torrとした。

【0013】

【表1】

	原料ガス (sccm)	基板温度 (℃)	RFパワー (W)	圧力 (torr)	成膜時間 (s)	
P	SiH ₄ :5 CH ₄ :10 B ₂ H ₆ :50	150	40	0.8	300	a
i	SiH ₄ :20 H ₂ :180	200	40	1.0	60	b
プラズマ 処理	Ar:10	200	10	1.0	30	c
	H ₂ :20	250	40	1.0	60	
n	SiH ₄ :10 PH ₃ :30 H ₂ :50	200	100	1.0	300	d

【0014】まずa-SiC:Hのp層(膜厚約8nm)を形成し(工程a)、その後、スパッタリング工程としてAr(アルゴン)のプラズマ処理工程を実施し、その後、水素プラズマ処理により水素アニール工程を実施し(工程c)、次にa-Si:Hのi層(膜厚約40nm)を形成し(工程b)、その後、スパッタリング工程としてAr(アルゴン)のプラズマ処理工程を実施し、その後、水素プラズマ処理により水素アニール工程を実施し(工程c)、次にμc-Si:H(μcは微結晶を意味する)のn層(膜厚約15nm)を形成した(工程d)。

【0015】すなわちこの実施例では、成膜後、膜表面をArプラズマ処理、H₂プラズマ処理を順次行い、これにより膜中の不安定な水素を低減するとともに、膜表

面の未結合手を低減した。なお、上記Arプラズマ処理、水素プラズマ処理はp層に対しては成膜後、i層に対しては20nm成膜する毎に実施した。Arプラズマ処理と水素プラズマ処理の時間を変えた他は同一条件で作製した各試料に、光エネルギー200mW/cm²を100時間照射する光加速試験を行った。その結果を第2表に示す。なお、サンプル1~5はArプラズマ処理を行わない従来例を示すサンプルである。第2表から、Arプラズマ処理、水素プラズマ処理の実施により、出力変化する出力電流の低下率が大幅に低下することが判明した。

【0016】

【表2】

サンプル No	水素プラズマ 処理時間 (s)	Arプラズマ 処理時間 (s)	出力変化 (%)	膜中水素 含有率 (%)
1	0	0	35	13
2	20	0	35	13
3	40	0	31	14
4	60	0	31	14
5	80	0	28	14
6	0	20	33	
7	20	20	30	13
8	40	20	25	
9	60	20	24	
10	80	20	24	
11	0	40	35	
12	20	40	25	
13	40	40	18	12
14	60	40	17	
15	80	40	19	
16	0	60	30	
17	20	60	30	
18	40	60	18	
19	60	60	10	
20	80	60	13	
21	0	80	33	
22	20	80	24	
23	40	80	19	
24	60	80	18	
25	80	80	17	
26	40	50	18	
27	60	50	7	10
28	80	50	18	
29	40	70	17	
30	60	70	14	
31	80	70	19	

【0017】更に、いくつかのサンプルの1層中の水素含有量 (at%) を2次イオン質量分析器 (SIMS) で測定した結果も示す。この結果から、1層中の水素含有量の低下に伴い、出力低下が低減されていることが推定される。図5に、Arプラズマ処理時間及び水素プラズマ処理時間を種々変えた場合の出力劣化量を示す。この図から、Arプラズマ処理時間は35秒から75秒、水素プラズマ処理時間は40秒から80秒とすることが

好適であることがわかる。

【0018】なお、これら処理時間は流量や真空度などに依りて変化する。また、両プラズマ処理はオーバーラップしてもよい。図3は、Arプラズマ処理におけるRFパワーとArガス流量を変えた他は第1表の条件を用いて作製した多数の試料について、出力低下を調べた結果を図示する。図3中、適性領域は具体的に説明すると、以下の条件を満たす領域である。Arガス流量5～

500 sccm, RFパワー20~700W, チャンバ
圧力0.5~5 torrが好適な条件である。

【0019】図4は、H₂ プラズマ処理におけるRFパ
ワーとH₂ ガス流量を変えた他は第1表の条件を用いて
作製した多数の試料について、出力低下を調べた結果を
図示する。図4中、適性領域は具体的に説明すると、以
下の条件を満たす領域である。H₂ ガス流量5~700
sccm, RFパワー20~800W, チャンバ圧力
0.01~10 torrが好適な条件である。

【0020】ちなみにプラズマ生成条件は、Arガス流
量とRFパワーにより決定される。なお上記実験から、
Ar流量が500 sccmをこえると、非晶質Si膜の
導電率が低下するため、Arプラズマ処理条件としては
適切でないこともわかった。また、RFパワーが高い時
も非晶質Si膜の導電率が低下することがわかった。更
に、水素プラズマ処理についても同様の実験結果が得ら
れた。

【0021】以下、上記Arプラズマ処理の意味を解析
した結果を説明する。非晶質Si太陽電池は、減圧下で
SiH₄ を水素グロー放電により分解して非晶質Siの
PINダイオードを形成することにより製造される。この
プロセスにおいて非晶質Si膜中に必要以上に水素が
取り込まれるため、非晶質Siに光が照射されると、光
エネルギーにより励起された電子やホールが、再結合中
心で再結合する。このとき、不安定な状態で結合してい
た水素、あるいは膜中に過剰に取り込まれていた水素が、
局部的に電気的中性条件が壊れることにより移動して、
新たなトラップ準位が作られ、非晶質Si膜の電気
抵抗が上昇する。この結果、光照射時間が長くなるにつ
れ非晶質Si太陽電池の変換効率は低下する。

【0022】非晶質Si膜内の水素は、300℃以上の
高温で成膜を行うことにより少なくできることは知られ
ており、高温成膜で形成された太陽電池の光劣化が低減
されることも調べられている。しかし、この方法で作ら
れた太陽電池のエネルギー変換効率は、従来の成膜温度
200℃から350℃で成膜した太陽電池に比べ低くな
る。すなわち、非晶質Si中の水素が非晶質Siの再結
合中心となる未結合手に結合して再結合中心を低減させ
る働きをもつ。したがって、水素ドーパ量を極端に少な
くすると却って非晶質Siの再結合中心が増加し、導電
率が低下し、光電変換効率が低下してしまう。

【0023】そこで、水素を非晶質Si中に過不足なく
導入すれば、水素の不安定準位が少ないため、光を照射

されても再結合中心の増加速度を抑えられ、光劣化は小
さくできる筈である。本実施例では、水素ドーパアモル
ファス半導体膜としてa-Si:Hを成膜後、膜の表面
を不活性原子で叩いて、弱く結合した水素、成膜中の不
安定な位置に取り込まれた水素を、Arプラズマ中のAr
ラジカルを膜表面に当てることにより取り除く。その
後、膜表面の未結合手を水素ラジカルと反応させてa-
Siを過不足なく水素で覆う。

【0024】これにより、良好な導電率及び光電変換効
率を有するa-Si:H膜やa-SiC:H膜などが得
られる。なお、膜の表面部の過剰水素を取り除くために
用いるガスはArに限定するものではなく、必要な運動
エネルギーを有する不活性原子、水素原子、アモルファス
半導体膜の構成原子であれば同じ作用が得られる。

(実施例2) 他の実施例を説明する。

【0025】実施例1と同様のプロセスでpin太陽電
池を2層積層した太陽電池を準備した。下層の太陽電池
のp層はボロンをドーブした膜厚8 nmのa-SiC、
そのi層はArプラズマ処理と水素プラズマ処理を用い
た膜厚100 nmのi層非晶質Si、そのn層はリンを
ドーブした膜厚15 nmの微結晶Si膜である。上層の
太陽電池は、p層にボロンをドーブした膜厚8 nmのa-
SiC、そのi層はArプラズマ処理と水素プラズマ
処理を用いた膜厚400 nmのi層非晶質Si、n層は
リンをドーブした膜厚15 nmの微結晶Si膜である。
上記2つの層を積層した膜を用いて、図2と同じ構造に
て所定個数直列接続し、保護層を被覆し、試験サンプル
を作成した。

【0026】この試験サンプルを、光エネルギー200
mW/cm² で100時間照射して、出力変化を調べた
結果、変化率は4%となった。このことから、本実施例
の積層太陽電池は極めて優れた耐光劣化特性を有するこ
とがわかった。

【図面の簡単な説明】

【図1】本発明を適用した太陽電池の製造プロセスを示
す成膜工程図である。

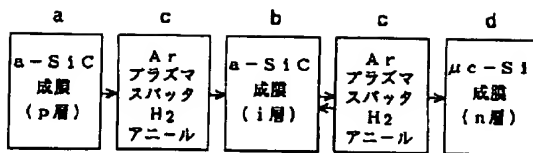
【図2】図1の工程で作製された太陽電池の断面図。

【図3】Arプラズマ処理の可能領域及び適性領域を示
す図である。

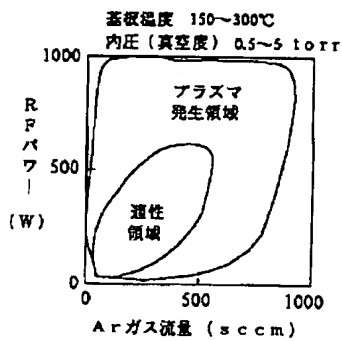
【図4】水素プラズマ処理の可能領域及び適性領域を示
す図である。

【図5】Arプラズマ処理時間及び水素プラズマ処理時
間を種々変えた場合の出力劣化量を示す図である。

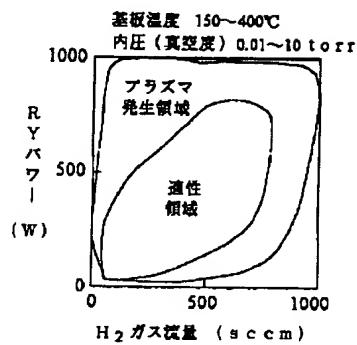
【図1】



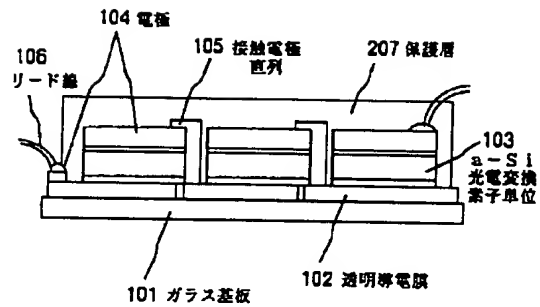
【図3】



【図4】



【図2】



【図5】

